

DIALOG(R)File 352:Derwent WPI  
(c) 2004 Thomson Derwent. All rts. reserv.

015845688 \*\*Image available\*\*

WPI Acc No: 2004-003515/200401

XRAM Acc No: C04-001613

XRPX Acc No: N04-003085

Transistor for electro optical apparatus, has active layer which connects source and drain areas arranged at differing positions, and gate electrode arranged at a position corresponding to step portion

Patent Assignee: SEIKO EPSON CORP (SHIH )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2003318407	A	20031107	JP 2002124934	A	20020425	200401 B

Priority Applications (No Type Date): JP 2002124934 A 20020425

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 2003318407	A	10	H01L-029/786	

Abstract (Basic): JP 2003318407 A

NOVELTY - The source area (13) is maintained at height different from the drain area (14) so that step portion (12) exists between the source and drain areas. An active layer (11) connects the source and drain areas. A gate electrode (16) is arranged at the position corresponding to the step portion.

DETAILED DESCRIPTION - INDEPENDENT CLAIMS are also included for the following:

- (1) active element substrate;
- (2) electro optical apparatus;
- (3) electronic device mounting the electro-optical apparatus;
- (4) formation method of a transistor; and
- (5) manufacturing method of an active element substrate.

USE - E.g. organic thin film transistor (TFT) for electro optical apparatus (claimed) e.g. liquid crystal apparatus, plasma display apparatus, electro phoresis display, electro luminescence display apparatus utilized in electronic devices (claimed) like mobile telephone, digital still camera. Also for use as drive element in scanner, X-ray detector.

ADVANTAGE - An organic thin film transistor with large mobility and short gate length is obtained by reducing parasitic capacitance of gate electrodes.

DESCRIPTION OF DRAWING(S) - The figure shows a cross section of the transistor.

- active layer (11)
- step portion (12)
- source area (13)

drain area (14)  
gate insulating film (15)  
gate electrode (16)  
pp; 10 DwgNo 1/8

Title Terms: TRANSISTOR; ELECTRO; OPTICAL; APPARATUS; ACTIVE; LAYER;  
CONNECT; SOURCE; DRAIN; AREA; ARRANGE; DIFFER; POSITION; GATE; ELECTRODE;  
ARRANGE; POSITION; CORRESPOND; STEP; PORTION

Derwent Class: L03; P81; U11; U12; U14; V05

International Patent Class (Main): H01L-029/786

International Patent Class (Additional): G02F-001/1368; H01L-021/336;  
H01L-051/00

File Segment: CPI; EPI; EngPI

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-318407

(P 2 0 0 3 - 3 1 8 4 0 7 A)

(43) 公開日 平成15年11月7日(2003.11.7)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テ-マコード (参考)
H01L 29/786		G02F 1/1368	2H092
G02F 1/1368		H01L 29/78	626 A 5F110
H01L 21/336			618 B
51/00			616 L
			617 J
審査請求 未請求 請求項の数21 O L (全10頁) 最終頁に続く			

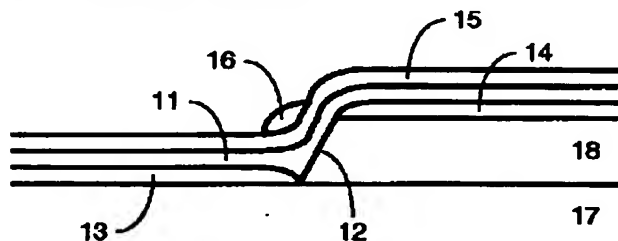
(21) 出願番号	特願2002-124934(P 2002-124934)	(71) 出願人	000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(22) 出願日	平成14年4月25日(2002.4.25)	(72) 発明者	木村 睦 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(72) 発明者	宮沢 和加雄 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(74) 代理人	100095728 弁理士 上柳 雅彦 (外2名)
		最終頁に続く	

(54) 【発明の名称】 トランジスタ、アクティブ素子基板、電気光学装置、及びその電気光学装置を搭載した電子機器、並びにトランジスタの形成方法、及びアクティブ素子基板の製造方法

## (57) 【要約】

【課題】 ゲート長が短かく移動度が大きい有機薄膜トランジスタを得ること、また、ゲート電極とソース領域やドレイン領域間の寄生容量が小さい有機薄膜トランジスタを得ることを目的とする。

【解決手段】 段差12の下部にソース領域13を形成し段差12の上部にドレイン領域14を形成し、段差12を覆いソース領域13とドレイン領域14に接続するように活性層11を形成し、段差12部の活性層11の上方または下方にゲート絶縁膜15を介してゲート電極16が存在し、段差12がゲート長となるようにする。ソース領域13とドレイン領域14が、段差の表面濡性を利用した液相成膜工程または異方性成膜工程により形成される。



## 【特許請求の範囲】

【請求項 1】 互いに離間して配置されたソース領域及びドレイン領域を備えたトランジスタにおいて、前記ソース領域と前記ドレイン領域との間に配置された段差部と、少なくとも前記段差部に形成され、前記ソース領域及び前記ドレイン領域を接続する活性層と、前記段差部に対応する位置に配置されたゲート電極と、を備えたトランジスタ。

【請求項 2】 請求項 1 に記載のトランジスタにおいて、前記ゲート電極と前記活性層との間にはゲート絶縁層が配置されてなることを特徴とするトランジスタ。

【請求項 3】 請求項 1 又は請求項 2 に記載のトランジスタにおいて、前記段差部が斜度を有し、前記前記ソース領域と、前記ドレイン領域とが平面的に離間してなることを特徴とするトランジスタ。

【請求項 4】 請求項 1 乃至請求項 3 のうちいずれかに記載のトランジスタにおいて、前記ソース領域と前記ドレイン領域とは、所定の厚みの絶縁体により離間されており、前記段差部は前記絶縁体の側面部分により形成されてなることを特徴とするトランジスタ。

【請求項 5】 請求項 1 乃至請求項 4 のうちいずれかに記載のトランジスタにおいて、前記活性層が有機材料をその主成分として含むことを特徴とするトランジスタ。

【請求項 6】 請求項 1 乃至請求項 5 のうちいずれかに記載のトランジスタにおいて、前記ゲート電極と、前記ソース領域及び前記ドレイン領域との間に前記活性層が位置することを特徴とするトランジスタ。

【請求項 7】 請求項 1 乃至請求項 5 のうちいずれかに記載のトランジスタにおいて、前記ゲート電極と、前記活性層との間に、前記ソース領域及び前記ドレイン領域が位置することを特徴とするトランジスタ。

【請求項 8】 基材上にトランジスタが形成されてなるアクティブ素子基板において、前記基材に形成された請求項 1 乃至請求項 7 のいずれかに記載のトランジスタが基材上に形成されてなることを特徴とするアクティブ素子基板。

【請求項 9】 請求項 8 に記載のアクティブ素子基板において、前記基材は、前記ソース領域及び前記ドレイン領域のうちの一方が形成された第 1 部材と、前記第 1 部材上に形成され、且つ前記ソース領域及び前記ドレイン領域のうちの他方が形成された第 2 部材と、他方が形成された第 2 部材と、を具備し、前記段差部は、前記前記第 2 部材

の厚み方向に形成されてなることを特徴とするアクティブ素子基板。

【請求項 10】 請求項 8 又は請求項 9 に記載のアクティブ素子基板において、前記ゲート電極と、前記ソース領域及び前記ドレイン領域との間に前記活性層が位置することを特徴とするアクティブ素子基板。

【請求項 11】 請求項 8 又は請求項 9 に記載のトランジスタにおいて、

10 段差が形成された前記ゲート電極上に、ゲート絶縁膜を介して前記ソース領域及び前記ドレイン領域が位置してなることを特徴とするアクティブ素子基板。

【請求項 12】 複数のトランジスタと、各前記トランジスタに接続された第 1 の電極と、前記第 1 の電極に対向する第 2 の電極と、前記第 1 の電極と前記第 2 の電極との間に配置した電気光学層と、を備え、前記トランジスタが請求項 1 乃至請求項 7 のいずれかに記載のトランジスタであることを特徴とする電気光学装置。

20 【請求項 13】 請求項 11 に記載の電気光学装置において、

前記電気光学層が、液晶物質、電気泳動物質、エレクトロルミネッセンス物質、電気発光物質、プラズマ発光物質から選ばれる物質を少なくとも含むことを特徴とする電気光学装置。

【請求項 14】 表示部として電気光学装置を備えた電子機器において、

30 前記表示部として請求項 12 又は請求項 13 に記載の電気光学装置を備えたことを特徴とする電子機器。

【請求項 15】 トランジスタを形成する方法において、

ソース領域とドレイン領域とを互いに離間させて形成する工程と、

40 前記ソース領域と前記ドレイン領域とを接続する活性層を形成する工程と、ゲート電極を形成する工程と、を具備し、前記ソース領域とドレイン領域とは、段差により互いに離間されてなり、前記ソース領域、及び前記ドレイン領域の少なくとも一方は、液状物質により形成されることを特徴とするトランジスタの形成方法。

【請求項 16】 トランジスタを形成する方法において、

ソース領域とドレイン領域とを互いに離間させて形成する工程と、

前記ソース領域と前記ドレイン領域とを接続する活性層を形成する工程と、

ゲート電極を形成する工程と、を具備し、前記ソース領域とドレイン領域とは、段差により互いに離間されてなり、前記ソース領域、及び前記ドレイン領域の少なくとも一方は、異方性成膜工程により形成されることを特徴

とするトランジスタの形成方法。

【請求項 1 7】 トランジスタを形成する方法において、  
ソース領域とドレイン領域とを互いに離間させて形成する工程と、  
前記ソース領域と前記ドレイン領域とを接続する活性層を形成する工程と、  
ゲート電極を形成する工程と、を具備し、  
前記ソース領域とドレイン領域とは、段差により互いに離間されてなり、前記ゲート電極は、液状物質を前記段差に配置することにより形成されることを特徴とするトランジスタの形成方法。

【請求項 1 8】 請求項 1 7 に記載のトランジスタの形成方法において、  
前記液状物質を前記段差の一部に置き、毛細管現象により前記段差の他の部分にも拡大させることを特徴とするトランジスタの形成方法。

【請求項 1 9】 請求項 1 7 又は請求項 1 8 に記載のトランジスタの形成方法において、  
前記段差の空気固体界面エネルギーよりも、前記段差と前記液状物質の液体固体界面エネルギーの方が低いことを特徴とするトランジスタの形成方法。

【請求項 2 0】 複数のトランジスタを基材上に形成するアクティブ素子基板を製造する方法において、  
請求項 1 5 乃至請求項 1 9 のうちいずれかに記載のトランジスタの形成方法をその工程に含むことを特徴とするアクティブ素子基板の製造方法。

【請求項 2 1】 請求項 2 0 に記載のアクティブ素子基板の製造方法において、  
前記ゲート電極を形成する工程、前記ソース領域を形成する工程、又は前記ドレイン領域を形成する工程は、液状物質を吐出する吐出ヘッドと、前記基材との相対位置を移動させながら前記液状物質を前記基材に向けて吐出する工程を含むことを特徴とするアクティブ素子基板の製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】 本発明は、トランジスタに関し、特に有機薄膜により形成されるトランジスタに好適に適用できる技術に関する。また、該トランジスタが基材上に形成されたアクティブ素子基板、液晶装置、プラズマディスプレイ装置、エレクトロルミネッセンス装置、電気泳動装置等のアクティブ素子基板を搭載した電気光学装置に好適に適用できる技術、及びそれらの電気光学装置を表示手段として搭載した電子機器に関する。さらに、該トランジスタを形成する方法、該アクティブ素子基板を形成する方法に関する。

【 0 0 0 2 】

【従来の技術】 トランジスタ技術が、現在の IT 技術の基盤技術であることは、いうまでもない。特に、バイポー

ラトランジスタに比べて発明や開発は遅れたものの、ゲート電極の電位で、ソース領域とドレイン領域の導通を制御する電界効果型トランジスタは、現在最も活用されているトランジスタである。その中でも、電界効果型トランジスタのひとつである薄膜トランジスタは、液晶ディスプレイやエレクトロルミネッセンスディスプレイや電気泳動ディスプレイ等に代表されるディスプレイ、または、スキャナや X 線ディテクタ等に代表されるセンサーを駆動する素子として開発されてきたが、最近では、結晶シリコントランジスタの特性に迫りつつあり、少なくともその一部を置き換え、さらなるアプリケーションを切り開くポテンシャルを持っている。

【 0 0 0 3 】 また、近年、従来の無機系薄膜トランジスタに替わって、あるいは、ディスプレイやセンサーを軽量で薄型で可曲で安価なものとする手段として、有機薄膜トランジスタの研究開発がさかんである (N. C. Greenham and R. H. Friend, Solid State Phys. 49, G. Horowitz, J. Appl. Phys. 70 (1991) 469, K. Waragai, Synth. Met. 55-57 (1993) 4053, L. Torsi, J. Appl. Phys. 78 (1995) 1088, G. Horowitz, J. Phys III France (1995) 355, A. R. Brown, Synth. Met. 88 (1997) 37, G. Horowitz, Adv. Mater. 10 (1998) 365, R. Tacklenburg, Adv. Mater. Opt. Electron. 8 (1998) 285, F. Schauer, J. Appl. Phys. 86 (1999) 524, H. Sirringhaus, T. Kawase, R. H. Friend, T. Shimoda, Science 290 (2000) 2123, T. Kawase, R. H. Friend, T. Shimoda, Tech. Dig. Int. Electron Devices Meeting 2000, 623, T. Kawase, R. H. Friend, T. Shimoda, Dig. Society for Information Display 01, 40, 金藤敬一, 信学誌 J84-C, (2001) 1050)。従来の有機薄膜トランジスタのほとんどは、通常のシリコン薄膜トランジスタと同じトップゲートまたはボトムゲート構造である。最近、ゲート長の短い有機薄膜トランジスタを作成する、ひとつの技術が発表された (産業技術総合研究所, 日刊工業新聞 平成 14 年 1 月 22 日, 2, 産業技術総合研究所, 2002 年 (平成 14 年) 春季 第 49 回応用物理学関係連合講演会, 第 0 分冊, 33 頁)。これは、トップアンドボトムコンタクト型素子構造と名付けられ、印刷により成膜された薄膜の膜厚がゲート長となるようにするので、ゲート長を短くすることが可能である。

【 0 0 0 4 】

【発明が解決しようとする課題】 トランジスタの特性は、ゲート長に大きく依存する。すなわち、ゲート長を短くすることにより、駆動電圧の低減、出力電流の増加、駆動速度の上昇などが期待される。

【 0 0 0 5 】 また、有機半導体の移動度は、電界強度に大きく依存する。すなわち、電界強度が弱いところでは、移動度は極めて小さくなる。よって、ゲート長の長い有機薄膜トランジスタでは、あまり大きい移動度は期待できない。従来の有機薄膜トランジスタにおけるトッ

プゲートまたはボトムゲート構造では、ソース領域とドレイン領域は平面内に形成され、ゲート長を短くするには限界があったため、移動度は小さかった。

【0006】また、逆に、電界強度が強いところでは、移動度は極めて大きくなる。よって、ゲート長の短い有機薄膜トランジスタでは、極めて大きい移動度が期待される。トップアンドボトムコンタクト型素子構造では、ゲート長を短くすることが可能であるため、移動度が大きくなる。しかし、トップアンドボトム構造では、ゲート電極とソース領域やドレイン領域間の寄生容量が大きいという問題がある。

【0007】そこで、本発明の目的は、トランジスタのゲート長を短くすることにより、駆動電圧の低減、出力電流の増加、駆動速度の上昇などを実現することである。特に、有機薄膜トランジスタのゲート長を短くすることにより、高移動度、低駆動電圧などを実現し、かつ、ゲート電極とソース領域やドレイン領域間の寄生容量を低減することである。さらに、特性の良好なアクティブ素子基板、及び電気光学装置を実現することである。

【0008】

【課題を解決するための手段】上記課題を解決するために、本発明のトランジスタは、互いに離間して配置されたソース領域及びドレイン領域を備えたトランジスタにおいて、前記ソース領域と前記ドレイン領域との間に配置された段差部と、少なくとも前記段差部に形成され、前記ソース領域及び前記ドレイン領域を接続する活性層と、前記段差部に対応する位置に配置されたゲート電極と、を備えたことを特徴とする。絶縁ゲート型トランジスタでは、ゲート電極と活性層との間には、ゲート絶縁層が配置される。この構成によれば、段差によりゲート長が規定されるので、ゲート長を短かく設定でき、その結果、特性の優れたトランジスタを得ることができる。また、前記段差部が斜度を有し、前記前記ソース領域と、前記ドレイン領域とが平面的に離間してなるのも好ましい。なぜならば、この斜度の角度を調整することにより、ゲート長を調整することが可能となるからである。

【0009】また、前記ソース領域と前記ドレイン領域とは、所定の厚みの絶縁体により離間されており、前記段差部は前記絶縁体の側面部分により形成されてなるのも好ましい。なぜならば、絶縁体の厚みを調整することにより、段差部の高さ、すなわち、ゲート長を調整することが可能となるからである。

【0010】また、前記活性層が有機材料をその主成分として含むことも好ましい。有機薄膜トランジスタのゲート長を短くすることにより、高移動度、低駆動電圧などを実現することが可能となるからである。

【0011】これらトランジスタの詳細な構成としては、(イ)ゲート電極と、ソース領域及びドレイン領域

との間に活性層が位置する、或いは、(ロ)ゲート電極と、活性層との間に、ソース領域及び前記ドレイン領域が位置する、のいずれをも採用可能であるが、(イ)の場合には、活性層とゲート絶縁膜を連続形成することが可能となり、トランジスタ特性を決定するもっとも重要な因子のひとつである活性層とゲート絶縁膜の界面を、良好なものとすることができるという利点があり、

(ロ)の場合には、ゲート電極に電圧を印加することにより活性層のゲート絶縁膜との界面の付近に発生するフリーキャリアが、ソース領域から流れ出しやすく、ドレイン領域に流れ込みやすいという利点がある。

【0012】次に、本発明のアクティブ素子基板は、基材上にトランジスタが形成されてなるアクティブ素子基板において、上記で説明したトランジスタが基材上に形成されてなることを特徴とする。

【0013】また、前記基材は、前記ソース領域及び前記ドレイン領域のうち的一方が形成された第1部材と、前記第1部材上に形成され、且つ前記ソース領域及び前記ドレイン領域のうち他方が形成された第2部材と、他方が形成された第2部材と、を具備し、前記段差部は、前記前記第2部材の厚み方向に形成されてなることを特徴とする。ここで、第2の基材として絶縁材料を用いるときは、第2の基材は、ソース領域とドレイン領域の電気的絶縁を確保するために、絶縁材料であり膜質もよいものでなければならず、かつ、正確な段差を得るために膜厚が制御しやすいものがよい。具体的には、各種真空プロセスによる二酸化珪素、窒化珪素、金属酸化膜、各種液相プロセスによる二酸化珪素、窒化珪素、金属酸化膜、絶縁性有機膜、陽極酸化プロセスによる金属酸化膜などを用いることが好ましい。一方、第2の基材として導電材料を用いるときは、第1の基材と第2の基材とは接触抵抗が低抵抗であるべきであり、かつ、やはり、第2の基材は、正確な段差を得るために膜厚が制御しやすいものがよい。具体的には、各種真空プロセスによる珪素膜、ドーパント含有珪素膜、シリサイド化珪素膜、金属膜、各種液相プロセスによる珪素膜、ドーパント含有珪素膜、シリサイド化珪素膜、金属膜などを用いることが好ましい。また、第2の基材で本発明に好適な段差を得るためには、例えば、各種真空プロセスによれば、10nm以上1 $\mu$ m以下程度の段差を、各種液相プロセスによれば、100nm以上10 $\mu$ m以下程度の段差を、陽極酸化プロセスによれば、1nm以上100nm以下程度の正確な段差を形成することが可能である。

【0014】上記アクティブ素子基板にあつては、

(イ)前記ゲート電極と、前記ソース領域及び前記ドレイン領域との間に前記活性層が位置する、(ロ)段差が形成された前記ゲート電極上に、ゲート絶縁膜を介して前記ソース領域及び前記ドレイン領域が位置してなる、のいずれをも採用可能である。

【0015】また、本発明の電気光学装置は、複数のト

ランジスタと、各前記ランジスタに接続された第1の電極と、前記第1の電極に対向する第2の電極と、前記第1の電極と前記第2の電極との間に配置した電気光学層と、を備え、上記したいすれかのランジスタが搭載されている。電気光学層の具体例としては、液晶物質、分散媒中に泳動粒子を分散させた電電気泳動物質、エレクトロミネッセンス物質、電気発光物質、プラズマ発光物質等が利用できる。

【0016】また、本発明の電子機器は、表示部として上記の電気光学装置を備えていることを特徴とする。

【0017】本発明のランジスタの形成方法は、ソース領域とドレイン領域とを互いに離間させて形成する工程と、前記ソース領域と前記ドレイン領域とを接続する活性層を形成する工程と、ゲート電極を形成する工程と、を具備し、前記ソース領域とドレイン領域とは、段差により互いに離間されてなり、前記ソース領域、及び前記ドレイン領域の少なくとも一方は、液状物質により形成されることを特徴とする。このランジスタの形成方法によれば、段差により互いに離間されたソース領域とドレイン領域を確実に形成することができ、液相プロセスなので低コスト化も実現できる。

【0018】本発明のランジスタの別の形成方法は、ソース領域とドレイン領域とを互いに離間させて形成する工程と、前記ソース領域と前記ドレイン領域とを接続する活性層を形成する工程と、ゲート電極を形成する工程と、を具備し、前記ソース領域とドレイン領域とは、段差により互いに離間されてなり、前記ソース領域、及び前記ドレイン領域の少なくとも一方は、異方性成膜工程により形成されることを特徴とする。このランジスタの形成方法によれば、段差により互いに離間されたソース領域とドレイン領域を確実に形成することができ

る。

【0019】本発明のランジスタの別の形成方法は、ソース領域とドレイン領域とを互いに離間させて形成する工程と、前記ソース領域と前記ドレイン領域とを接続する活性層を形成する工程と、ゲート電極を形成する工程と、を具備し、前記ソース領域とドレイン領域とは、段差により互いに離間されてなり、前記ゲート電極は、液状物質を前記段差に配置することにより形成されることを特徴とする。また、液状物質を前記段差の一部に置き、毛細管現象により前記段差の他の部分にも拡大させると好ましい。本発明では、毛細管現象を利用してゲート電極を形成するため、極めて細いゲート電極の形成が可能となり、その結果、ゲート電極とソース領域やドレイン領域間の寄生容量が小さいランジスタを得ることが可能となる。この場合にあって、前記段差の空気固体界面エネルギーよりも、前記段差と前記液状物質の液体固体界面エネルギーの方が低い必要がある。なぜならば、この条件のときに、毛細管現象が発現するからである。尚、段差に鈍角の斜度を設ける場合にあっては、12

0度以下に角度を設定する必要がある。これ以上の角度だと、毛細管現象が生じにくくなるからである。

【0020】尚、ソース領域、ドレイン領域、及びゲート電極を液状物質で形成する場合は、液状物質としては、熔融金属、金属微粒子溶液、コーティング金属微粒子溶液、高分子量シラン系溶液、導電性有機材料などを適用することができる。製造工程としては、いわゆるスピンコート方法、スキージ塗、或いは液滴を吐出口から基材に向けて吐出するいわゆるインクジェット法等を利用できるが、微細薄膜を選択的に形成しなければならないことを鑑みるとインクジェット法を適用することが最も好ましい。

【0021】また本発明のアクティブ素子基板の製造方法は、複数のランジスタを基材上に形成するアクティブ素子基板を製造する方法において、上記のランジスタの形成方法をその工程に含むことを特徴とする。その場合にあって、前記液状物質を吐出する吐出ヘッドと、前記基材との相対位置を移動させながら前記液状物質を前記基材に向けて吐出することにより、前記ゲート電極、前記ソース領域、又は、前記ドレイン領域を形成すると好ましい。その理由は上述した通りである。

【0022】

【発明の実施の形態】以下、本発明の好ましい実施の形態を説明する。

【0023】（第1の実施例）

（構成）図1は、本発明の第1の実施例のランジスタの断面構造を示す図である。第1の実施例は、有機薄膜により活性層を形成するいわゆる有機薄膜ランジスタに係るものである。第1の実施例においては、ガラス基板17上に、ポリイミドにより絶縁層18を形成しその側壁部分を段差部12としている。この段差はその高さが概ね100nm、斜度100度、となるように形成されているが、高さ1nm〜100nm、斜度120度以下であれば本発明の目的を達成するに支障ない。段差12の下部の基板17上にはソース領域13が形成され、段差12の上部にはドレイン領域14が形成されている。段差12を覆うように形成された活性層11により、ソース領域13とドレイン領域14とが接続されている。活性層は、高分子有機半導体であるフルオレンバイチオフェン（F8T2）により形成され、その厚みは概ね100nmである。活性層11上には高分子有機絶縁体であるポリビニルフェノール（PVP）により厚さ100nmのゲート絶縁膜15が形成されており、そのゲート絶縁膜上であって段差12に対応する位置にはゲート電極16が選択的に配置されており、段差12によりゲート長が規定される。

【0024】本構造によれば、段差12がゲート長となるので、ゲート長が短かく移動度が大きい有機薄膜ランジスタを得ることができる。なお、移動度が高いということは、言い換えれば、同じ動作特性を得るための駆動電圧を低くすることができる、ということである。

【0025】（製造方法）図2は、本発明の第1の実施例のトランジスタの製造工程を示す図である。まず、表面が親液性であるガラスからなる基板17上にポリイミドからなる薄膜18を厚み概ね100nmで形成する。次に、撥水性である薄膜18の表面を酸素プラズマにより表面処理し、親液性に改質させる（図2(a)）。そして、その薄膜をフォトリソグラフィ、ドライエッチングすることにより選択的に基板17から除去し、薄膜18の厚みと同等の高さの段差12を形成する。撥液性材料の薄膜18の表面は親液化しているが、パターニングの後に露出した撥液性材料の薄膜18の側面は、撥液性である。

【0026】次に、ヘッドから液状物質を吐出させ、ソース領域13、及びドレイン領域14を形成する。ヘッド22は、例えば、図5(a)及び図5(b)に示す内部構造を有する。具体的には、ジェットヘッド22は、例えばステンレス製のノズルプレート29と、それに対向する振動板31と、それらを互いに接合する複数の仕切部材32とを有する。ノズルプレート29と振動板31との間には、仕切部材32によって複数のインク室33と液溜り34とが形成される複数の液状材料供給室33と液溜り34とは通路38を介して互いに連通している。

【0027】振動板31の適所には液状材料供給孔36が形成され、この液状材料供給孔36に液状材料供給装置37が接続される。供給された液状材料Mは液溜り34に充満し、さらに通路38を通して液状材料室33に充満する。

【0028】ノズルプレート29には、液状材料室33から液状材料Mをジェット状に噴射するためのノズル27が設けられている。また、振動板31のインク液状材料室33を形成する面の裏面には、該液状材料室33に対応させて液状材料加圧体39が取り付けられている。このインク液状材料加圧体39は、図5(b)に示すように、圧電素子41並びにこれを挟持する一対の電極42a及び42bを有する。圧電素子41は電極42a及び42bへの通電によって矢印Cで示す外側へ突出するように撓み変形し、これにより液状材料室33の容積が増大する。すると、増大した容積分に相当する液状材料Mが液溜り34から通路38を通して液状材料室33へ流入する。

【0029】次に、圧電素子41への通電を解除すると、該圧電素子41と振動板31は共に元の形状へ戻る。これにより、液状材料室33も元の容積に戻るため液状材料室33の内部にある液状材料Mの圧力が上昇し、ノズル27から液状材料Mが液滴8となって噴出する。

【0030】トランジスタを複数連続的に形成するには、このヘッド、又は基板17を所定方向に走査しながらトランジスタ毎に液滴を吐出させればよい。ここで、

基板17及び薄膜18の表面は親液性であり、薄膜18の段差部分12には撥液性が残っているので、ソース領域13とドレイン領域14は確実に分離できる（図2(b)）。

【0031】次に、活性層11を形成する。活性層11としては、フルオレンバイチオフェン（F8T2）、ポリフェニレンビニレン（PPV）といった有機半導体を用いることができる。形成方法としては、スピンコート法、スキージ塗、ヘッドから液状物質を吐出させるいわゆるインクジェット法などを用いることができる。

【0032】次に、活性層11上にポリシラザンを厚さ100nm程度塗布し焼成してゲート絶縁膜15を形成した後、図5に記載したヘッドから、金属微粒子溶液を、段差部12に向けて吐出させゲート電極を形成する。このゲート電極を形成する工程においては、液状物質が段差12に沿って広がり、細線を形成する。この細線の形状は、液状物質の粘度や表面張力、又は段差部12の表面濡性により制御することができる（図2(c)）。尚、毛細管現象が発現するためには、前記段差の空気固体界面エネルギーよりも、前記段差と前記液状物質の液体固体界面エネルギーの方が低い必要がある。

【0033】本実施例の製造方法によれば、ゲート長が短かく移動度が大きいトランジスタを得るために必要な、段差12の下部にソース領域13を形成し段差12の上部にドレイン領域14を形成することが可能となる。

【0034】（変形例）本実施例においては、段差12の下部にソース領域13を形成し段差12の上部にドレイン領域14を形成する構造を紹介したが、もちろんこの反対、すなわち、段差12の上部にソース領域13を形成し段差12の下部にドレイン領域14を形成する構造としても本発明の目的を達成することができる。

【0035】また、ソース領域、ドレイン領域、ゲート電極を形成する方法として、図5に示したヘッドから液状物質を吐き出す方法を紹介したが、他の液相プロセス、例えばスピンコート、ロールコート、スキージ塗布等を用いても本実施例は実現可能である。ゲート電極については、毛細管現象を利用するためこれら液相プロセスを用いる必要があるが、ソース領域、ドレイン領域についていえば、液相プロセスを用いずとも例えば、スパッタ、真空蒸着によってそれら領域を形成しても本実施例を実現するのに何ら支障はない。

【0036】（第2の実施例）

（構成）図3は、本発明の第2の実施例のトランジスタの断面構造を示す図である。第2の実施例も、有機薄膜により活性層を形成するいわゆる有機薄膜トランジスタに係るものである。シリコン基板からなるゲート電極16には、高さ100nm程度の段差12がある。段差12を覆うように、厚さ100nm程度のゲート絶縁膜15が形成されている。そのゲート絶縁膜15上に、段差12の下



部にソース領域13が形成され、段差12の上部にドレイン領域14が形成されている。段差12を覆いソース領域13とドレイン領域14に接続するように、活性層11が有機半導体であるフルオレンバイチオフェン(F8T2)により形成され、その厚みは概ね100nmである。段差12によりゲート長が規定される。

【0037】本構造によれば、段差12がゲート長となるので、ゲート長が短かく移動度が大きい有機薄膜トランジスタを得ることができる。なお、移動度が高いということは、言い換えれば、同じ動作特性を得るための駆動電圧を低くすることができる、ということである。

【0038】(製造方法)図4は、本発明の第2の実施例のトランジスタの製造工程を示す図である。まず、ソース領域13とドレイン領域14が、異方性成膜工程により形成されている。より詳細には、ゲート電極16をフォトリソグラフィ、ドライエッチングすることにより段差12を形成する(図4(a))。そのあと、TEOSなどのPECVDなどにより、ゲート絶縁膜を成膜する。TEOSのPECVDは等方性成膜工程なので、段差12の形状は、成膜後もあまり変わらない。次に、蒸着やスパッタなどの異方性成膜工程により、ソース領域13とドレイン領域14を形成する。段差12により、ソース領域13とドレイン領域14は確実に分離できる(図4(b))。このあと、活性層11をフルオレンバイチオフェン(F8T2)、ポリフェニレンビニレン(PPV)といった有機半導体で形成する(図4(c))。形成方法としては、スピンコート法、スキージ塗、インクジェット法などを用いることができる。

【0039】本実施例の製造工程によれば、ゲート長が短かく移動度が大きいトランジスタを得るために必要な、段差12の下部にソース領域13を形成し段差12の上部にドレイン領域14を形成することが可能となる。

【0040】(変形例)本実施例においては、段差12の下部にソース領域13を形成し段差12の上部にドレイン領域14を形成する構造を紹介したが、もちろんこの反対、すなわち、段差12の上部にソース領域13を形成し段差12の下部にドレイン領域14を形成する構造としても本発明の目的を達成することができる。

【0041】(第3の実施例)図6は、本発明によるアクティブ素子基板を示す。本実施例のアクティブ素子基板においては、ガラス等の基材上に複数のドット領域がマトリクス状に配列されており、各ドット領域毎にドット電極が形成され、そのドット電極毎にトランジスタが接続されている。各トランジスタには、第1の実施例で記載した紹介したトランジスタが採用されており、ドレイン領域はドット電極に、ソース領域には信号線が、ゲート電極には走査線がそれぞれ接続される。尚、トランジスタとしては第2の実施例で記載したトランジスタを採用してももちろんかまわない。

【0042】(第4の実施例)図7は、実施例3のアク

ティブ素子基板を電気光学装置の一例である発光ポリマーディスプレイに適用した例である。発光ポリマーディスプレイは、近年さかんに研究開発が行われているディスプレイで、小型、軽量、薄型、広視角、高画質、低消費電力、低コストを実現する、究極のディスプレイとして、期待されている(T. Shimoda, M. Kimura, et al., Proc. Asia Display 98, 217, M. Kimura, et al., IE EE Trans. Electron. Devices 46 (1999), 2282, T. Shimoda, M. Kimura, et al., Dig. SID 99, 372, M. Kimura, et al., Proc. Euro Display 99 Late-News Papers, 71, M. Kimura, et al., Proc. IDW 99, 171, S. W.-B. Tam, M. Kimura, et al., Proc. IDW 99, 175, M. Kimura, et al., J. SID 8, 93 (2000), M. Kimura, et al., Dig. AM-LCD 2000, 245, S. W.-B. Tam, M. Kimura, et al., Proc. IDW 2000, 243)。有機薄膜トランジスタ、発光ポリマーディスプレイとも、プラスチック基板上に形成できるので、小型、軽量、薄型、可曲、低コストのディスプレイを実現することが可能である。

【0043】(第5の実施例)図8は、実施例4の発光ポリマーディスプレイを電子機器に適用した例である。図8(a)は、発光ポリマーディスプレイをその表示部に適用した携帯電話機の構成を示す斜視図である。この図において、携帯電話機1200は、複数の操作ボタン1202のほか、受話口1204、送話口1206とともに、発光ポリマーディスプレイ100を備えている。図8(b)は、発光ポリマーディスプレイをそのファインダに適用したデジタルスチルカメラの構成を示す斜視図である。ここで通常のカメラは、被写体の光像によりフィルムを感光するのにに対し、デジタルスチルカメラ1300は、被写体の光像をCCD(Charge Coupled Device)などの撮像素子により光電変換して撮像信号を生成する。デジタルスチルカメラ1300におけるケース1302の背面には、発光ポリマーディスプレイ100が設けられ、CCDによる撮像信号に基づいて表示を行う構成になっており、発光ポリマーディスプレイ100は被写体を表示するファインダとして機能する。また、ケース1302の観察側(図においては裏面側)には、光学レンズやCCDなどを含んだ受光ユニット1304が設けられている。

【図面の簡単な説明】

【図1】本発明の第1の実施例のトランジスタの断面構造を示す図。

【図2】本発明の第1の実施例のトランジスタの製造工程を示す図。

【図3】本発明の第2の実施例のトランジスタの断面構造を示す図。

【図4】本発明の第2の実施例のトランジスタの製造工程を示す図。

【図5】本発明に用いるヘッドを示す図。

【図6】本発明の第3の実施例のアクティブ素子基板を

13

14

示す図。

【図 7】本発明の第 4 の実施例の発光ポリマーディスプレイを示す図。

【図 8】本発明の第 5 の実施例の発光ポリマーディスプレイを電子機器に適用した例を示す図。

【符号の説明】

1 1 活性層

1 2 段差

1 3 ソース領域

1 4 ドレイン領域

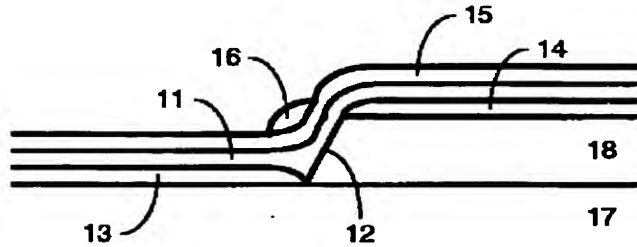
1 5 ゲート絶縁膜

1 6 ゲート電極

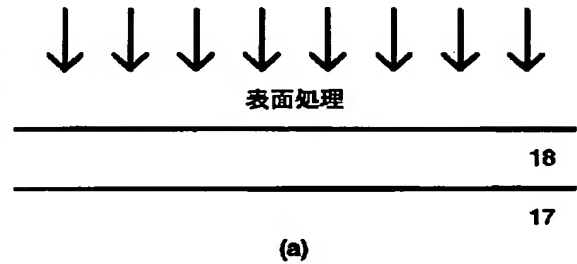
1 7 親液性材料の基板

1 8 撥液性材料の薄膜

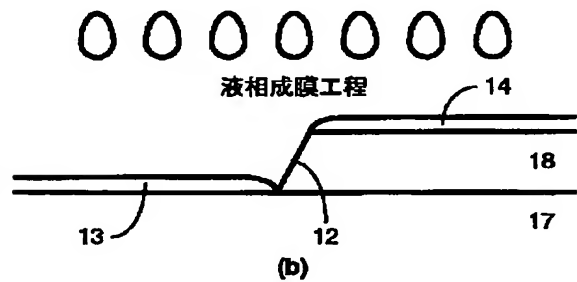
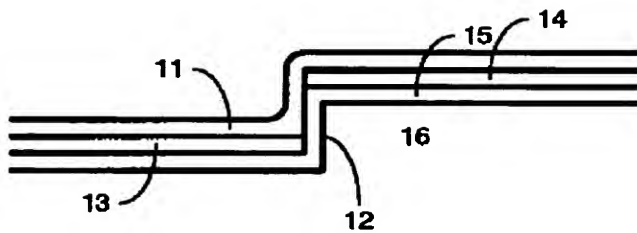
【図 1】



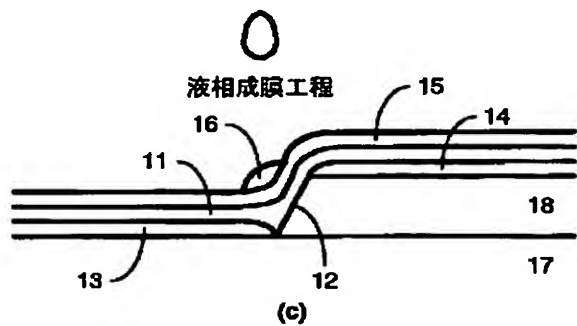
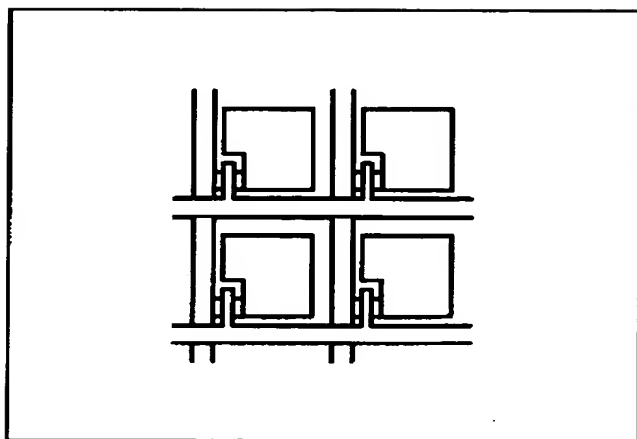
【図 2】



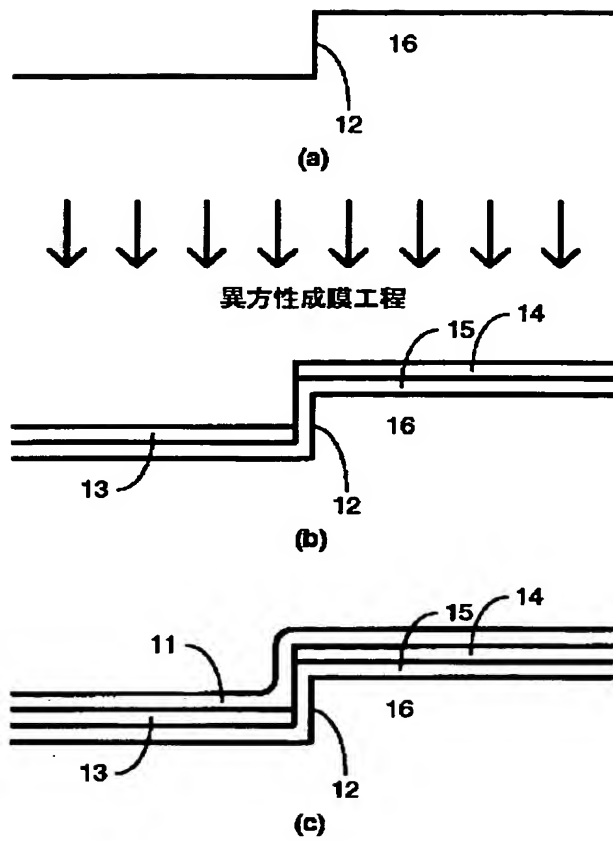
【図 3】



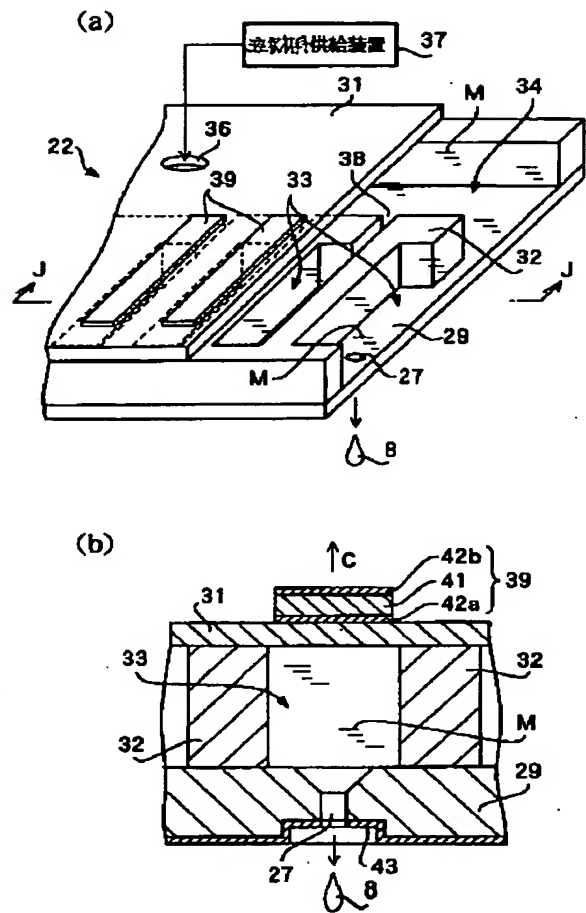
【図 6】



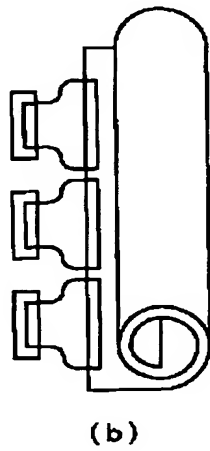
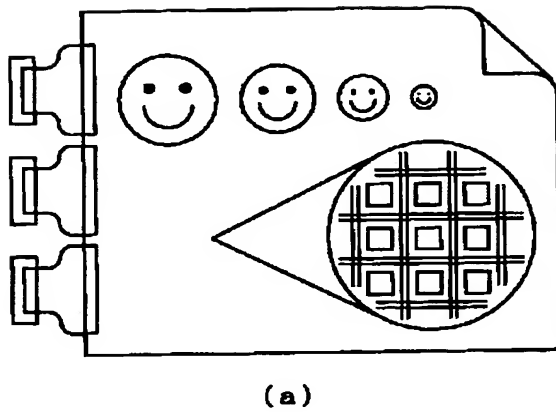
【図4】



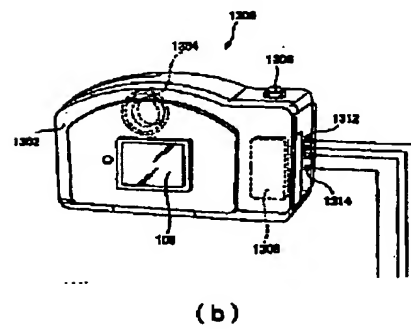
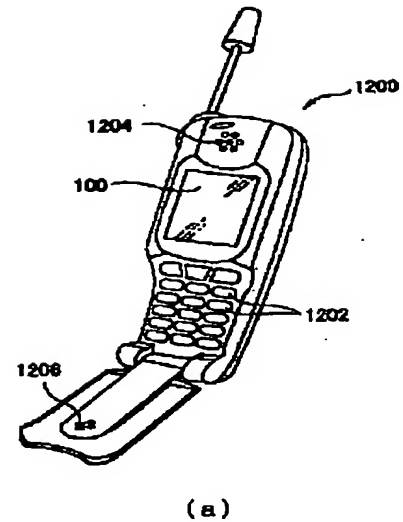
【図5】



【図 7】



【図 8】



フロントページの続き

(51) Int. Cl.<sup>7</sup>

識別記号

F I  
H 0 1 L 29/28

テーマコード (参考)

F ターム (参考) 2H092 JA24 JA38 KA09 KA12 MA10  
MA13 MA17 MA24 NA21 NA23  
5F110 AA02 AA07 AA09 BB01 CC09  
DD02 DD05 DD12 DD21 DD25  
DD30 EE08 EE22 EE42 FF01  
FF30 GG05 GG22 GG25 GG42  
HK32 HK33